

惑星探査機搭載用軽量広帯域波動受信機の基礎開発

Development of light-weight wide-band receiver for future planetary explorers

熊本 篤志 [1]; 小野 高幸 [2]; 飯島 雅英 [3]; 越田 友則 [4]; 三澤 浩昭 [5]; 土屋 史紀 [6]

Atsushi Kumamoto[1]; Takayuki Ono[2]; Masahide Iizima[3]; Tomonori Koshida[4]; Hiroaki Misawa[5]; Fuminori Tsuchiya[6]

[1] 東北大・理; [2] 東北大・理; [3] 東北大・理・地物; [4] 東北大・理・地球物理; [5] 東北大・理・惑星プラズマ大気; [6] 東北大・理・惑星プラズマ大気

[1] Tohoku Univ.; [2] Department of Astronomy and Geophysics, Tohoku Univ.; [3] Geophysical Inst., Tohoku Univ.; [4] Geophys, Tohoku Univ; [5] PPARC, Tohoku Univ.; [6] Planet. Plasma Atmos. Res. Cent., Tohoku Univ.

[はじめに]

将来の惑星探査ミッションや、小型衛星ミッションに限られた重量リソースの中で、従来の大型・中型の科学衛星ミッションに比べて遜色のないプラズマ波動・電波観測を実施するためには、観測装置の構成の抜本的な再検討が必要となる。LF帯からHF帯にわたる周波数帯は、地球や木星の電離圏・磁気圏プラズマのプラズマ周波数・電子サイクロトロン周波数に対応し、電子に関わる様々なプラズマ波動・電波放射の発生周波数をカバーする。従来の科学衛星ミッション（じきけん、おおぞら、あけぼの、Geotail、のぞみ、SELENE）及び科学観測ロケットにおいて、この周波数帯の観測には、主にスーパーヘテロダイン方式のアナログ受信機が用いられてきた [Oya et al. 1981; 1985; 1990; Ono et al., 1998; Ono and Oya, 2000]。のぞみでは局発発振部への DDS の導入など部分的なデジタル化が図られ、SELENE では、サウンダーエコー受信部での高速 A/D 素子を用いた HF 帯の波形計測が実現された。一方低周波数帯では Geotail で波形捕捉計測 (WFC) 方式が導入され [Matsumoto et al., 1994]、SS-520-2 ロケット、SELENE では、デジタルダウンコンバータ (DDC) を利用した 1MHz までのスペクトル計測受信機が開発された [Matsumoto et al., 1994; Hashimoto et al., 2003]。アナログ受信機に比べ、デジタル受信機は軽量化を行いやすい、チャンネル間の特性のばらつきを抑えやすい、等のメリットを持つ。HF 帯での波形計測は、データが膨大になるためテレメータで全て伝送することはできない。機上で FFT 等の周波数変換処理を行うために、CPU、DSP やメモリを搭載した場合には、その消費電力、耐放射線性能が問題となる。これらの状況をふまえ、本研究では、デジタルダウンコンバータを用いた HF 帯までをカバーする軽量のスペクトル受信機の開発を行った。

[受信機の構成]

試作された広帯域受信機は、ダイポールアンテナ、プリアンプ、A/D 変換器、FPGA から構成される。ダイポールアンテナでピックアップされた RF 信号はプリアンプで増幅され A/D 変換器でデジタル信号に変換された後、FPGA に入力される。A/D のサンプリングレートは 25MSPS、ビット幅は 14bit である。FPGA では、ダイレクトコンバージョン方式によるデジタルダウンコンバート処理が行われる。入力信号に対し、同じく FPGA 内で 10kHz-12.5MHz の範囲の局発信号が DDS 方式で生成され、掛け合わされた後、カットオフ周波数 1kHz の低域通過フィルターを通過させることによって、アナログ部品で構成されたフィルター・局発発振器・ミキサーが不要となり、軽量化を図ることが可能となる。また CPU、DSP、メモリを搭載して周波数変換を行うのに対して消費電力は軽減される。アンチフューズ方式の FPGA を選択することによって放射線耐性も保証される。

[評価及び課題]

FPGA に IP コアを利用した DDC ファームウェアの実装を行い、80dB 以上のダイナミックレンジで 12.5MHz までの周波数帯域を観測するためのダウンコンバータが構成可能であることが確かめられた。試作受信機では掃引速度は 512 周波数ステップ/1.6 秒としたが、更に高速掃引を行うためには、デジタルフィルター部での遅延を考慮しながら DDS 部の周波数設定の切替と出力データの取り込みを厳密に同期させる必要がある。A/D 変換後に信号処理を行う受信方式のため、プリアンプも広帯域で一様な特性を持ち、かつ一部の帯域の飽和で観測不能となることがないように、広いダイナミックレンジを持つ必要がある。A/D 変換及び FPGA のクロック周波数は消費電力・部品の選択性の観点から、なるべく低く設定することが望ましい。木星デカメートル電波、木星電離圏でのプラズマ波動を観測対象とした場合、ダウンサンプリング方式によって 12.5MHz のクロックで 50MHz までの観測周波数をカバーすることを検討している。