

ペネトレータ技術の完成にむけた開発現状

Current status of technical development of the penetrator

田中 智 [1]; 白石 浩章 [2]; 藤村 彰夫 [1]; 早川 基 [3]; 安部 正真 [4]; 小林 直樹 [5]; 村上 英記 [6]

Satoshi Tanaka[1]; Hiroaki Shiraiishi[2]; Akio Fujimura[1]; Hajime Hayakawa[3]; Masanao Abe[4]; Naoki Kobayashi[5]; Hideki Murakami[6]

[1] 宇宙研; [2] 宇宙機構・科学本部; [3] 宇宙研・宇宙機構; [4] 宇宙研; [5] 東工大・地惑; [6] 高知大・理・自然環境

[1] ISAS; [2] ISAS/JAXA; [3] ISAS/JAXA; [4] ISAS/JAXA; [5] Earth and Planetary Sci, Tokyo Tech; [6] Natural Environmental Sci., Kochi Univ

ペネトレータは月惑星内部構造探査を主目的として開発を続けてきたハードランダータイプの観測プローブである。LUNAR-A ミッション搭載ペネトレータは最大直径 15cm、長さ約 80cm の弾丸形状をしており、速度約 300m/s で貫入させ、地中に 1~2m 程度貫入する。貫入時に受ける衝撃力は 5000~8000G に達し、この衝撃力に十分耐性のある観測機器、データ取得および通信システムを開発することが最大の技術的課題である。

2003 年 11 月に実施した QT (認定試験) 条件貫入試験で不具合を発生して以降、ペネトレータ技術を完成させることをミッションで最優先させる方針が決定され、2005 年度から 3 年間の予定で開発をスタートした。当初ペネトレータは個々の要素レベルでは耐衝撃性を既に確立したが、幾つかの点でのロバスト性の向上が求められた。我々は 2 つの側面からの対策を進めてきた。

一つは貫入時(後)動作の確実性向上である。貫入時における静電的もしくは衝撃によって発生すると考えられる電氣的ノイズのためにシーケンススキップなどの不具合が生じると推定された。この点を改善するために、我々はリセットセンサー、およびリセット回路を新たに導入し、月面に機体が貫入停止後に再度電源が投入されるシステムを開発した。

二つ目はペネトレータと母船間で行われる通信回線マージンの向上である。通信機性能を劣化させる主要因の一つはデジタル基板からのノイズの回り込みであることが判明している。このため、デジタル基板を抜本的に見なおして通信周波数帯域へのノイズ発生を抑制する改良を行った。

2005 年 11 月にバックアップとして搭載予定のリセットセンサー回路、センサーの耐衝撃性を確認した。次の段階として実機と同レベルの機能を有する機体にリセットシステムを付加した機体を製作し、2006 年 6 月にサンディア国立研究所にて貫入衝撃試験を実施した。結果は概ね良好であり貫入後砂中にタイマー設定された予定時刻でペネトレータとの通信に成功した。詳細な性能調査においても性能、機能とも許容レベル範囲内である。これらの成果を踏まえ、現在、改良したデジタル基板を搭載するなど上記 2 つの対策を完了した実機相当の供試体の貫入実験を行い、2007 年度中に最終的な技術確認を実施する予定である。

我々はこれまで開発してきた技術を完成させるだけでなく、これまでに経験してきた種々の問題点に対処し、将来ペネトレータをより多くの月惑星探査に活用するための方策を検討している。ペネトレータの開発を進めていく上で最大の問題の一つは開発ターンアラウンドの長さである。1 機を製造するのに約 1 年を要し、試験実施、不具合対策に至るまでにはさらに時間を要する。特に不具合が生じた時にエポキシ樹脂でモールドされた機器を分解調査することはかなり困難な作業である。これらのために場合によっては対策を完了するのに数年を要する。この点を改善する策の一つとしてこれまでモールド材として使用してきたエポキシ樹脂を化学溶剤で可溶なアクリル系樹脂への変更を試みている。また、機体を分割して製作し、機械的に接合させて機体を完成させる(セグメント方式)の開発も試みている。