

## 位相検出型インピーダンス・プローブにおける応答速度の改良

## Improvement in response speed of phase detection type impedance probe

# 若林 誠 [1]; 小野 高幸 [2]; 鈴木 朋憲 [3]

# Makoto Wakabayashi[1]; Takayuki Ono[2]; Tomonori Suzuki[3]

[1] 新居浜高専 電気情報工学科; [2] 東北大・理; [3] 東北大・理・地球物理

[1] Niihama N.C.T.; [2] Department of Astronomy and Geophysics, Tohoku Univ.; [3] Dep. of Geophys, Graduate School of Sci., Tohoku Univ.

インピーダンス・プローブは、観測ロケット軌道上及び衛星軌道上の電子密度を $\pm 3\%$ の高精度で計測できる手法として、これまで頻りに用いられてきた。その草分けとなったのは Oya[1966] による開発であり、2002 年以降では電子回路部に最近のデバイスを積極的に採用する等の改良が施され、装置の安定性・信頼性は更なる向上を見せている。我々は 2006 年度よりインピーダンス・プローブの時間分解能の大幅な向上に向けた改良を行っており、これまで原理的な実証に加えて、電子密度の測定精度（現状では約 1.1%）および高い時間分解能（約 6.25ms）の見積もりが得られたが、回路の応答速度が不十分であり、急激な電子密度変化に追従できないという問題点があった。そこで、インピーダンス・プローブにおける高周波発振回路を改良し、回路の応答速度を向上させることに成功した。本発表では開発の現状と今後の展望について議論を行う。

インピーダンス・プローブはプラズマ中に伸展した導体プローブの等価容量を広帯域で計測し、周辺プラズマの UHR 周波数を決定することで、電子密度の絶対値を得る装置である。この手法は、電子温度やプローブの形状、ポテンシャルなどの影響を受けずに、電子の絶対密度を計測でき、衛星観測 [Oya et al., 1979 等] やロケット観測 [Yamamoto et al., 1998; Wakabayashi et al., 2005 等] で多く用いられてきた実績がある。2002 年の S310-31,32 号機搭載インピーダンス・プローブにおいては、プローブに印加する高周波電界の周波数を DDS(Direct Digital Synthesizer) および Micro-controller によるデジタル制御とする等の改良が施され、回路の安定性及び調整作業の能率を向上させることに成功した [Wakabayashi et al., 2005]。インピーダンス・プローブは回路内部で広帯域にわたり周波数掃引を行う必要があるため、1 掃引に要する時間がインピーダンス・プローブの時間分解能を決定している。掃引に要する時間は電子回路の時定数などによって制限されるため、従来の時間分解能は 500ms 程度が限界値であった。この時間分解能は観測ロケット搭載時では約 500m の高度分解能に相当し、sporadic-E 層の様に厚さ 1km スケールの構造を計測するには不足となる場合が生じる。また、sporadic-E 層の内部には数 m スケールの電子密度微細構造が存在する事が示されているが、そういった微細構造はこれまで固定バイアスプローブによってのみ検出されており [Mori and Oyama, 1998]、インピーダンス・プローブによる電子の絶対密度計測で検出した例はほとんど存在しない。インピーダンス・プローブによる計測の応用範囲を更に拡張してゆく上で、時間分解能の大幅な向上は必要不可欠な技術であると考えられる。

こういった背景を踏まえ、インピーダンス・プローブによる電子密度計測は 2006 年以降、高時間分解能化を目指しており、具体的な方法としては Phase Locked Loop (PLL) を Micro-controller と DDS を用いて構成し、UHR 周波数の値のみを連続的に出力させる仕組みを考えている。UHR 周波数の検出自体は、時間分解能 6.25ms 程度が実現できているものの、急激な UHR 周波数の変化に追従するような高速応答は実現できていない。回路の応答速度を低下させる原因として、高周波発振回路における時間遅延 (150us ~ 200us) を減少させる必要がある。この問題に対し、「(1) DDS を制御する Micro-controller のクロックを、従来の 20MHz から 40MHz に向上させる」「(2) A/D 変換を、従来の Micro-controller 内蔵 A/D コンバータから、高速 A/D 変換 IC(AD876)に変更する」の 2 つの解決策を施した。これによって、高周波発振回路における時間遅延は 80us ~ 125us まで減少し、より高速な応答が可能となったばかりでなく、Laplace 変換を用いた数値計算による設計がより簡単に行えるようになった。

本発表では、今回作成した回路の特性や、電子密度の計測性能について詳細に議論する。