Japan Geoscience Union Meeting 2014
(28 April - 02 May 2014 at Pacifico YOKOHAMA, Kanagawa, Japan)

STT60-P01 会場:3 階ポスター会場 時間:4 月 30 日 18:15-19:30

Parallel Performance of Particle Method in Many-Core System
Parallel Performance of Particle Method in Many-Core System

古市 幹人 [1*] ; 西浦 泰介 [1]
FURUICHI, Mikito[1*] ; NISHIURA, Daisuke[1]

[1] 海洋研究開発機構
[1]Japan Agency for Marine-Earth Science and Technology

We present a computational performance of the smoothed particle hydrodynamics (SPH) simulation on three types of current shared-memory parallel computer devices: many integrated core (MIC: Intel Xeon Phi) processor, graphics processing units (GPU: Nvidia Geforce GTX Titan), and multi-core Central Processing Unit (CPU: Intel Xeon E5-2680 and Fujitsu SPARC64 processors). We are especially interested in the efficient shared-memory allocation methods with proper data access patterns on each chipset. We first introduce several parallel implementation techniques of SPH code for shared-memory system. Then they are examined on our target architectures to find the best algorithms for each processor unit. In addition, the computing and the power efficiency, which are increasingly important to compare multi device computer systems, are also examined for SPH calculation. In our bench mark test, GPU is found to mark the best arithmetic performance as the standalone device and the most efficient power consumption. The multi-core CPU shows the best computing efficiency. On the other hand, the computational speed by the MIC on Xeon Phi approached to that by two Xeon CPUs. This indicates that using MIC is attractive choice for the existing SPH codes parallelized by OpenMP to gain the computational acceleration by the many many-core processors.

キーワード: ハイパフォーマンスコンピューティング, メニイコア, SPH, 並列計算, パフォーマンス解析, 共有メモリ
Keywords: high-performance computing, many core, SPH, Parallel Computing, Performance analysis, Shared memory

Japan Geoscience Union Meeting 2014
(28 April - 02 May 2014 at Pacifico YOKOHAMA, Kanagawa, Japan)

STT60-P02 会場:3 階ポスター会場 時間:4 月 30 日 18:15-19:30

大規模・高詳細な準動的地震サイクルシミュレーションに向けた高並列化の検討
Numerical investigation of efficient parallelization of large scale quasi-dynamic earthquake generation cycle simulation

兵藤 守 [1*] ; 安藤 和人 [1] ; 日吉 善久 [1] ; 堀 高峰 [1]
HYODO, Mamoru[1*] ; ANDO, Kazuto[1] ; HIYOSHI, Yoshihisa[1] ; HORI, Takane[1]

[1] 海洋研究開発機構
[1]Japan Agency for Marine-Earth Science and Technology

Ohtani et al.(2011) は，準動的な地震サイクルの問題に，H-matrices 法と呼ばれる，密行列を階層的な小行列に分割し個々の小行列を効率的に圧縮する手法を適用した．これにより，断層の離散化数 N が 10^5-10^6 の範囲で，M8 の地震サイクルを計算した場合の演算数が，従来法の $O(N^2)$ から O(N)?O(NlogN) に減少できることとなり，京コンピュータなどの大規模並列計算機を利用した capacity computing によって，様々な M8 クラスの地震発生シナリオを評価できるようになってきた．

しかし，実際のプレート境界では，蓄積される歪 (すべり欠損) は本質的に規模が異る地震同士の相互作用によって解消されており，地震サイクルのシミュレーションを現実に近づけるにはこういった様々なスケールの地震の相互作用をモデル化する必要がある．そのためには，対象とする最小規模の地震を解像するだけの細かな空間離散化をモデル化するプレート境界に適用する必要が生じ，例えば，従来の研究で対象としていた地震のマグニチュードを基準とし，そのマグニチュードより 2 小さな地震まで含めたシミュレーションを実施するとすれば，モデル地震断層の断層長が従来の研究の凡そ 1/10 になり，プレート境界を 100 倍細かなメッシュへ離散化することが要求される．そういった計算は, もはやシリアル CPU での計算は不可能となり，京コンピュータ等の大規模並列計算機の大部分を利用するような計算 (capability computing) を実施する必要が生じる．以上から，現実的な地震サイクルシミュレーションの実現には大規模並列化が必要不可欠である．

我々はこれまで，Ohtani et al.(2011) で扱われたモデルと同程度のモデル断層 ($N=3\times10^5$) に Hmatrices 適用し，並列数を百程度とした数値計算を実施してきている．その際，Hmatrices 化前の密行列を基準に行方向に密行列を均等に分割するようなバンド状の部分領域を設定し，各部分領域を MPI プロセスに割り当て，そのバンド幅にオーバーラップする小行列をその MPI プロセスに割り当てるような一次元分割で並列計算を実施している．この並列化方法は複数のバンド領域を跨ぐ小行列に関するバンド領域間通信が不要となり，コーディングが単純化できる反面，こういった重複小行列に関する演算の一部は，複数バンド領域で同一の計算を冗長に繰り返す必要が生じる．つまり，大並列を仮定した場合，シリアル計算と比較してトータル演算量が著しく増大してしまいストロングスケーリングが成り立ちにくくなるといったデメリットがあり，現行の並列化方法は大並列での実行に適さない．

このことから，今回我々は，行方向のバンド分割をある分割数に抑えることにより重複演算の増加を抑制し，各行バンドに対し，列方向へも領域分割を適用し，分割を 2 次元化する方針で並列化を見直した．つまり，従来の一次元分割の各行バンド内の演算を並列処理することによって，全体としてのスピードアップを計ろうとしている。

各行バンド内で，小行列の大きさと独立したサイズ (ブロック数) を基準にして cyclic な分割を行えば，大きな小行列は複数プロセスに分割され，演算の負荷バランスを解消できる．ただし，これによって従来の一次元分割計算に比べると，小行列内での通信と (最終的な行列-ベクトル積の結果を得るための) 小行列間の通信の両方が各行バンドに追加されることなる．しかし，行分割による演算数増加の抑制と，演算を行バンド内で並列処理できること，との兼ね合いによって，現時点でも，同じ並列数 (1024MPI プロセス) の計算 ($N=1.3\times10^6$) に対し，従来法より 2 倍以上の高速化を達成している．

今回採用した並列化方法は，ブロック数・各次元方向の並列数等の並列パラメタの指定により演算-通信のバランスが変化し，全体としての計算性能に影響を及ぼすと考えられる．今後は，並列化の更なる効率化と，最適な並列パラメタの探索を実施していくことになる．

謝辞．本研究の一部には理化学研究所の京コンピュータを使用させて頂きました (課題番号 hp120278)．地震サイクルコードの並列化・チューニングには富士通 (株) のチューニングチームに助力して頂きました．

キーワード: 地震サイクル, ケイパビリティコンピューティング, 並列計算, 階層行列
Keywords: earthquake cycle, capability computing, parallel computing, H-matrices